

УДК 681.325.5

С.В. Челебаев, Ю.А. Челебаева

РАЗРАБОТКА СТРУКТУР ПРЕОБРАЗОВАТЕЛЕЙ ЧАСТОТНО-ВРЕМЕННЫХ ПАРАМЕТРОВ СИГНАЛОВ В КОД ДВУХ ПЕРЕМЕННЫХ НА ОСНОВЕ РАДИАЛЬНО-БАЗИСНЫХ СЕТЕЙ

Обоснована необходимость применения радиально-базисных нейронных сетей для построения преобразователей частотно-временных параметров сигналов в код двух переменных. Предложена структура преобразователя частотно-временных параметров сигналов в цифровой код двух переменных на основе радиально-базисной нейросети. Предложена декомпозиция преобразователя на две компоненты, в которой второй компонентой является радиально-базисная сеть. Проведен анализ вариантов реализации радиально-базисных активационных функций на программируемых логических интегральных схемах. Предложенная структура преобразователя частоты в позиционный код двух переменных реализована на языке описания аппаратуры VHDL.

Ключевые слова: *нейросетевой преобразователь, частота, временной интервал, код, радиально-базисная сеть, функция двух переменных, язык описания аппаратуры VHDL.*

Введение. Сейчас аппарат искусственных нейронных сетей является эффективным средством [1]. Процесс формализованного синтеза преобразователей формы информации, называемых нейросетевыми преобразователями, осуществляется на его основе [2]. Эти устройства оперируют с переменными, представленными в форме частоты f , длительности временного интервала τ , периода следования импульсов T , их амплитуды в форме напряжения U , число-импульсного n или позиционного N кодов. Эти устройства представляют собой аналого-цифровую нейросеть.

В известных публикациях [3 – 7, 9, 10] освещены вопросы синтеза нейросетевых линейных и нелинейных аналого-цифровых преобразователей, реализующих функциональные зависимости одной переменной. Однако не описаны вопросы синтеза нейросетевых преобразователей, реализующих функциональные зависимости двух переменных.

С необходимостью воспроизведения функций двух и большего числа переменных обычно сталкиваются при решении баллистических и навигационных задач, задач контроля и управления движущимися объектами и различными технологическими процессами, а также задач, связанных с исследованием и моделированием сложных систем авторегулирования.

Устройства для воспроизведения функций,

функциональные преобразователи самостоятельно или в составе различных управляющих, информационно-измерительных, контрольно-испытательных и других компонентов осуществляют вычисление требуемых зависимостей, линеаризацию характеристик, формирование корректирующих функций или моделирование нелинейностей.

В настоящей работе предлагаются структуры нейросетевых преобразователей частотно-временных параметров сигналов в код двух переменных на основе радиально-базисных сетей.

Цель работы – разработка структур преобразователей частотно-временных параметров сигналов в код двух переменных на основе радиально-базисных сетей, а также анализ вариантов аппаратной реализации радиально-базисных активационных функций.

Особенности построения функциональных преобразователей на основе радиально-базисных сетей. Радиально-базисной функцией (RBF) называется функция, радиально изменяющаяся вокруг некоторого центра, заданного точкой c , и принимающая ненулевые значения только в окрестностях этого центра. Ее аргументом является расстояние между текущей точкой x и центром c , т.е. $\varphi = \varphi(\|x - c\|)$ [8].

RBF-сети успешно применяются в задачах распознавания, классификации, прогнозирова-

ния и аппроксимации [1, 8]. В связи с этим является целесообразным исследование возможностей построения структур функциональных ПФИ на базе радиально-базисных сетей, которые позволяют совмещать процесс преобразования с вычислением функциональных зависимостей.

В некотором смысле нейроны, имеющие радиально-базисные активационные функции, являются логическим дополнением нейронов со ступенчатыми и сигмоидными активационными функциями [8]. Нейрон Мак-Каллока – Питтса активизируется, когда он имеет единичный (положительный) выход для точек пространства, лежащих по одну сторону ($\sum_i w_i x_i - \theta \geq 0$) гиперплоскости $\sum_i w_i x_i - \theta = 0$, и нулевой (отрицательный) – для точек, лежащих по другую сторону. Нейрон с радиально-базисной функцией также делит пространство входных параметров на две части, однако разделяющей поверхностью здесь является гиперсфера (рисунок 1). Для точек пространства, лежащих внутри гиперсферы, выход RBF-нейрона положителен, а для точек, лежащих снаружи гиперсферы, он равен нулю.

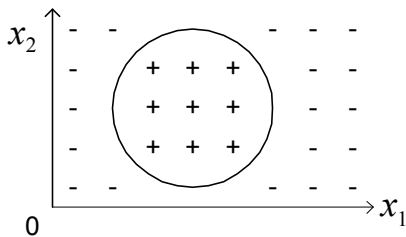


Рисунок 1 – Разделение пространства на две части радиально-базисным нейроном

Радиально-базисные нейроны обладают преимуществом, заключающимся в том, что с их помощью легче построить поверхность, обеспечивающую разделение входных параметров на классы [8]. В связи с этим в радиально-базисных сетях отсутствует необходимость использования большого числа скрытых слоев. Типичная радиально-базисная сеть имеет один скрытый слой, где синаптические веса нейронов скрытого слоя равны единице, а нейроны выходного слоя имеют линейные активационные функции. RBF-сеть, состоящая из одного нейрона распределительного слоя, K нейронов скрытого слоя и одного выходного нейрона, показана на рисунке 2.

Радиально-базисные нейроны, как правило, реализуют функции активации следующего вида:

$$F(S) = e^{-\frac{S^2}{2\sigma^2}}, \quad (1)$$

где $S = \|X - C\|$ – евклидово расстояние между входным вектором X и центром активационной функции C ;

σ^2 – параметр гауссовой кривой, называемый шириной окна [8].

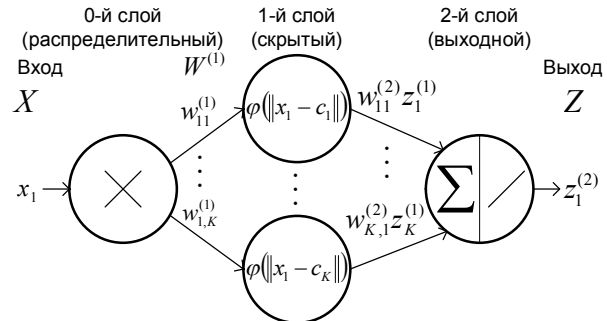


Рисунок 2 – RBF-сеть, имеющая один вход, один выход и K радиально-базисных нейронов скрытого слоя

Формула (1) входного вектора $X = \|x\|$, состоящего из одной переменной x :

$$F(x, c) = e^{-\frac{(x-c)^2}{2\sigma^2}}. \quad (2)$$

Декомпозиция структуры преобразователя частотно-временных параметров сигналов в код двух переменных. С целью упрощения структуры функционального преобразователя $f(x_1, x_2) \rightarrow y_N^*$ с позиционным кодированием y_N^* целесообразно осуществить декомпозицию преобразователя на две нейросетевые компоненты (рисунок 3).

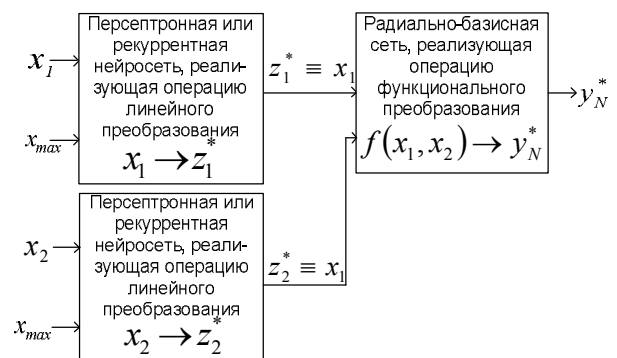


Рисунок 3 – Декомпозиция преобразователя на две компоненты

В качестве первой компоненты предлагаемой системы (рисунок 3) выступают нейросети, осуществляющие операции линейного преобразования $z_1^* \equiv x_1$ и $z_2^* \equiv x_2$ (z_1^* и z_2^* – позиционные коды, пропорциональные аналоговым величинам x_1 и x_2). Вторая компонента является радиально-базисной сетью, осуществляющей операцию нелинейного преобразования

$f(z_1^*, z_2^*) \rightarrow y_N^*$. Таким образом, структура (рисунок 3) осуществляет операцию преобразования $f(x_1, x_2) \rightarrow y_N^*$ аналоговых величин x_1 и x_2 в позиционный код y_N^* вида (3):

$$y_N^* = \beta_m \beta_{m-1} \dots \beta_1 = \sum_{i=1}^m \beta_i(x) \cdot 2^{i-1}, \quad (3)$$

где m – количество двоичных разрядов.

Первая компонента преобразователя.

Первая компонента представляет собой каскадное соединение двухнейронных персептронов (рисунок 4).

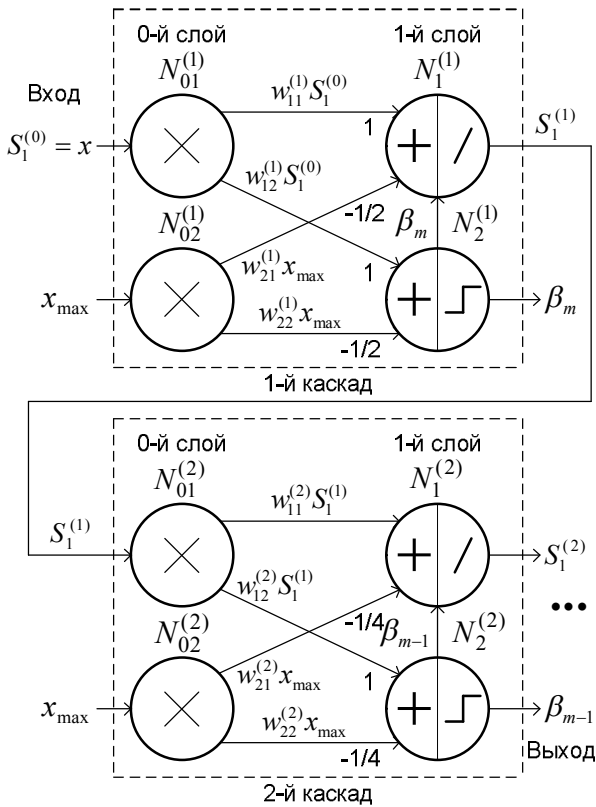


Рисунок 4 – Структура преобразователя на основе каскадирования персептронов с линейной и пороговой активационными функциями

Каждый каскад (см. рисунок 4) состоит из двух нейронов распределительного слоя и двух нейронов выходного слоя. Поэтому первый нейрон $N_1^{(i)}$ выходного слоя i -го каскада имеет линейную активационную функцию, а второй нейрон $N_2^{(i)}$ – пороговую. С выхода первого нейрона снимается аналоговая частичная сумма $S_1^{(i)}$, а с выхода второго нейрона – бит β_{m-i+1} цифрового эквивалента y_N^* вида (3). Так, бит β_{m-i+1} и сумма $S_1^{(i)}$ вычисляются как последовательность активационных функций:

$$\beta_{m-i+1} = F^{(1)}(w_{1,1}^{(i)} \cdot S_1^{(i-1)} + w_{2,1}^{(i)} \cdot x_{\max}), \quad i = \overline{[1, m]}, \quad (4)$$

$$S_1^{(i)} = w_{1,1}^{(i)} \cdot S_1^{(i-1)} + \beta_{m-i+1} \cdot w_{2,1}^{(i)} \cdot x_{\max}, \quad i = \overline{[1, m]}, \quad (5)$$

где $S_1^{(0)} = x$; x_{\max} – эталон преобразования;

$F^{(1)}$ – пороговая функция активации:

$$F^{(1)}(S_1^{(1)}) = \begin{cases} 1, & \text{если } S_1^{(1)} \geq \theta_i^{(1)}; \\ 0, & \text{если } S_1^{(1)} < \theta_i^{(1)}, \end{cases}$$

где $\theta_i^{(1)}$ – порог нейрона.

Матрицы $X^{(i)}$ и $Z_N^{*(i)}$, описывающие выходные сигналы i -го каскада, примут вид:

$$X^{(i)} = [x_1^{(i)}, x_2^{(i)}] = [S_1^{(i-1)}, x_{\max}], \quad (6)$$

$$Z_N^{*(i)} = [\beta_{m-i+1}, S_1^{(i)}], \quad (7)$$

где $i = 1, 2, \dots, m$; $S_1^{(0)} = x$.

В матричной форме зависимости (4) – (5) с учетом матриц входных (6) и выходных сигналов (7) для всех бит эквивалента z_1^* примут вид:

$$\begin{cases} Z_N^{*(1)} = F^{(3)}(W^{(1)T} \cdot X^{(1)}), \\ Z_N^{*(2)} = F^{(3)}(W^{(2)T} \cdot X^{(2)}), \\ \dots \\ Z_N^{*(m)} = F^{(3)}(W^{(m)T} \cdot X^{(m)}), \end{cases} \quad (8)$$

где $W^{(i)T} = \begin{bmatrix} w_{1,1}^{(i)} & w_{2,1}^{(i)} \\ w_{1,2}^{(i)} & w_{2,2}^{(i)} \end{bmatrix}$ – транспонированные

матрицы весовых коэффициентов между распределительным и выходным слоями двухнейронного персептрона;

$F^{(3)}$ – активационная функция: линейная для $x_1^{(i)}$, пороговая для $x_2^{(i)}$.

Для линейного преобразования аналоговой величины x в ее цифровой эквивалент z_1^* значения весов синаптических связей, полученных в результате обучения каскадов двухнейронных персептронов, представлены в виде матриц:

$$W^{(i)T} = \begin{bmatrix} 1 & -1/2^i \\ 1 & -1/2^i \end{bmatrix}, \quad i = \overline{[1, m]}.$$

Вторая компонента преобразователя.

Вторая компонента сети (рисунок 5) описывается выражением:

$$y_N^* = F^{(2)} \left(w_{i,1}^{(2)} \sum_{i=1}^k e^{-\frac{(z_1^* - c_i)^2 + (z_2^* - c_i)^2}{2\sigma^2}} \right), \quad (9)$$

где z_1^* и z_2^* – выходы 1-й компоненты сети;

$F^{(2)}$ – линейная функция активации;

$w_{i,1}^{(2)}$ – весовые коэффициенты между выходами 1-го слоя и входами 2-го слоя нейронной сети;

k – количество нейронов скрытого слоя 2-й

компоненты сети.

Весовые коэффициенты $w_{j,i}^{(2)}$ между скрытым и выходным слоем радиально-базисной сети могут быть определены из условия минимума квадратичной ошибки сети [8]:

$$\varepsilon = \sum_{q=1}^Q \left[\sum_{j=1}^J w_j^{(2)} \varphi(\|X_q - C_j\| - d_q) \right]^2,$$

где Q – емкость обучающей выборки;

d_q – ожидаемые значения нейрона сети.

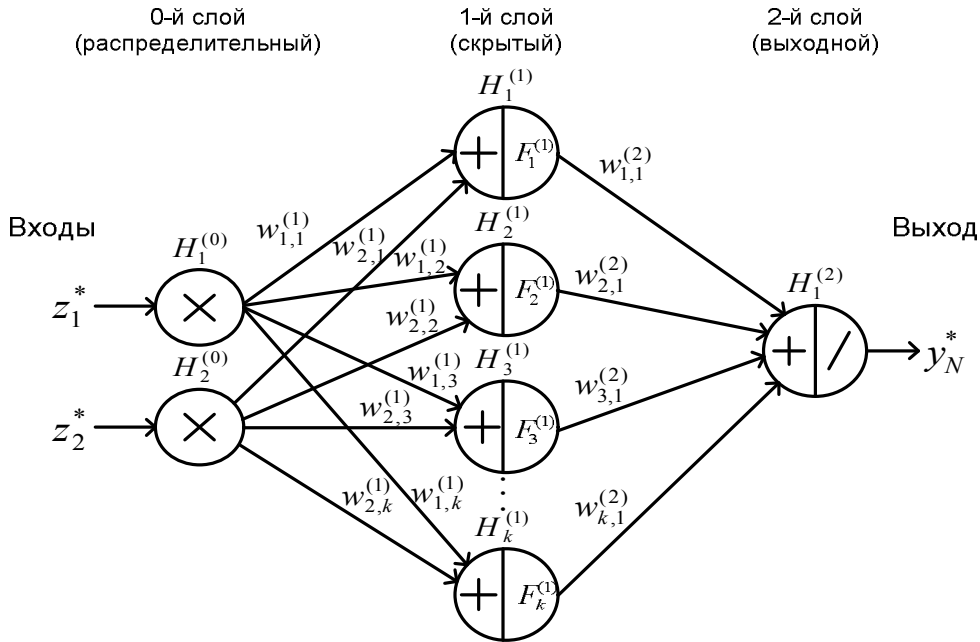


Рисунок 5 – Структура преобразователя $f(x_1, x_2) \rightarrow y_N^*$ на основе радиально-базисной сети

Анализ погрешности нейросетевого преобразователя частоты в код двух переменных. Для перехода к аппаратной или программной реализации сети необходимо определить количество нейронов сети. Написана программа на C++ Builder, целью которой является определение погрешности преобразования в зависимости от количества нейронов сети. На рисунке 6 показан график зависимости погрешности воспроизведения нелинейной функции двух переменных от количества n радиально-базисных нейронов (для 10-разрядного преобразователя частоты в код).

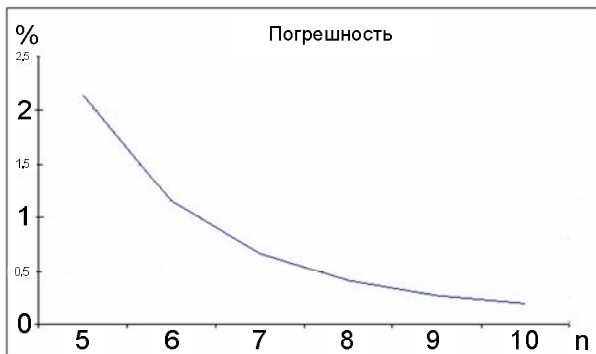


Рисунок 6 – Погрешность воспроизведения нелинейной зависимости двух переменных от количества n радиально-базисных нейронов (для 10-разрядного преобразователя частоты в код)

Анализ вариантов реализации радиально-базисных активационных функций на про-

граммируемых логических интегральных схемах (ПЛИС). Экспоненциальная функция может быть вычислена на ПЛИС следующими способами:

- 1) разложением через ряд Тейлора;
- 2) таблично.

Разложение экспоненциальной функции в ряд Тейлора имеет вид:

$$e^x = 1 + \sum_{n=1}^{\infty} \frac{x^n}{n!} = 1 + x + \frac{x^2}{2!} + \frac{x^3}{3!} + \frac{x^4}{4!} + \frac{x^5}{5!} \dots \quad (10)$$

Проведен анализ погрешности воспроизведения экспоненциальной функции (10) в зависимости от количества членов ряда Тейлора. График зависимости показан на рисунке 7.

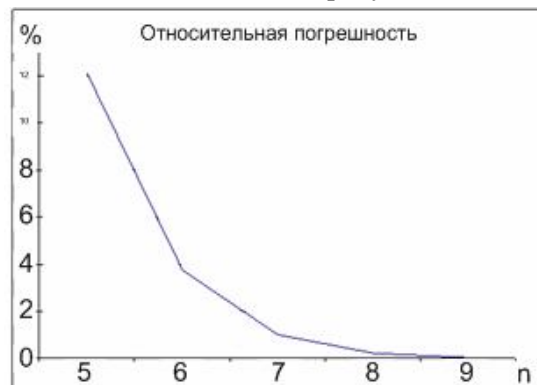


Рисунок 7 – График зависимости относительной погрешности воспроизведения экспоненциальной функции от количества n членов ряда Тейлора

Структурная схема вычислителя экспоненты на основе разложения в ряд Тейлора для 9 членов ряда показана на рисунке 8, на котором имеют место следующие обозначения: MUL – умножитель, ADD – сумматор. Из рисунка 8

видно, что для реализации экспоненты на основе разложения в ряд Тейлора требуется 14 умножителей и 8 сумматоров. Это потребуют существенных затрат на реализацию вычислений активационной функции.

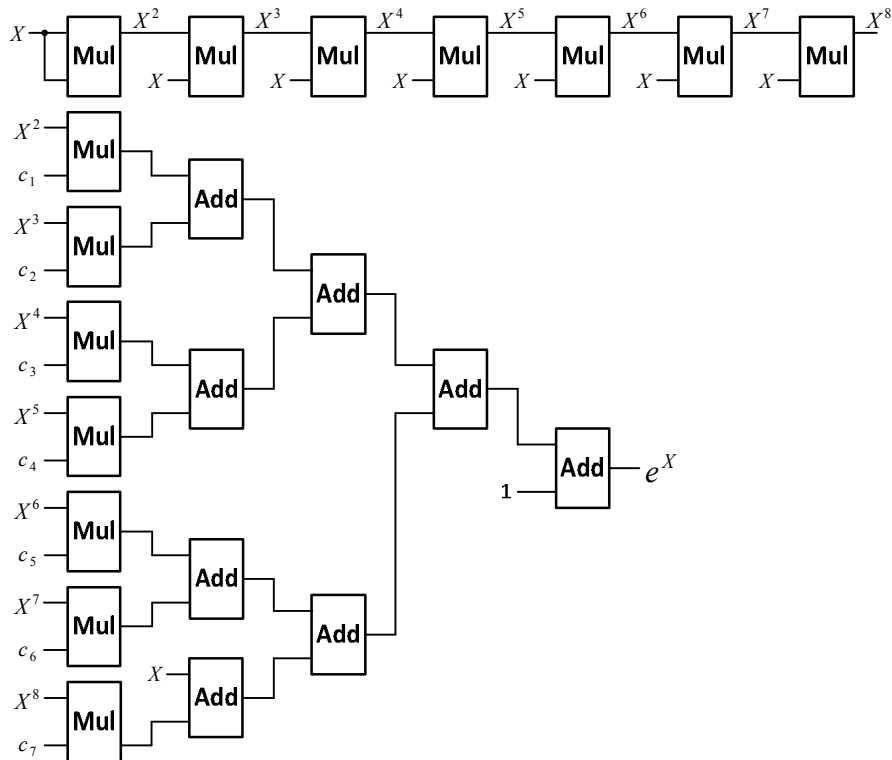


Рисунок 8 – Структурная схема вычислителя экспоненты на основе разложения в ряд Тейлора

В современных ПЛИС, таких как, например, *Altera Cyclone V* и *Xilinx Virtex VI*, имеется блочная память (RAM-блоки). Поэтому экспоненциальную функцию можно реализовать таблично (рисунок 9). Адресами будут аргументы функции, а с выходов памяти будут сниматься значения функции для заданных аргументов. Блоки имеют по 2 порта, таким образом, из одного блока можно одновременно считать данные, находящиеся по двум разным адресам. На рисунке 9 использованы обозначения: *data_a*, *data_b* – входы данных, *address_a*, *address_b* – адресные входы, *wren_a*, *wren_b* – входы разрешения записи, *clock* – вход синхронизации, *q_a*, *q_b* – выходы данных.

Модуль программы на языке описания аппаратуры VHDL, описывающий вычисление экспоненты на основе использования блочной памяти, принял следующий вид.

```
LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_unsigned.all;
LIBRARY altera_mf;
USE altera_mf.altera_mf_components.all;

entity rbn01 is
Port (
```

```
c : in std_logic;
neur_one_sum : in std_logic_vector(13 downto 0);
neur_two_sum : in std_logic_vector(13 downto 0);
neur_one_out : out std_logic_vector (31 downto 0);
neur_two_out : out std_logic_vector (31 downto 0)
);
end rbn01;

architecture Behavioral of rbn01 is
component exp_rom
PORT (
clock : in std_logic;
address_a : in std_logic_vector (13 downto 0);
address_b : in std_logic_vector (13 downto 0);
q_a : out std_logic_vector (31 downto 0);
q_b : out std_logic_vector (31 downto 0)
);
end component;

begin
exp_rom_01 : exp_rom PORT MAP (
clock => c,
address_a => neur_one_sum,
address_b => neur_two_sum,
q_a => neur_one_out,
q_b => neur_two_out
);
end Behavioral;
```

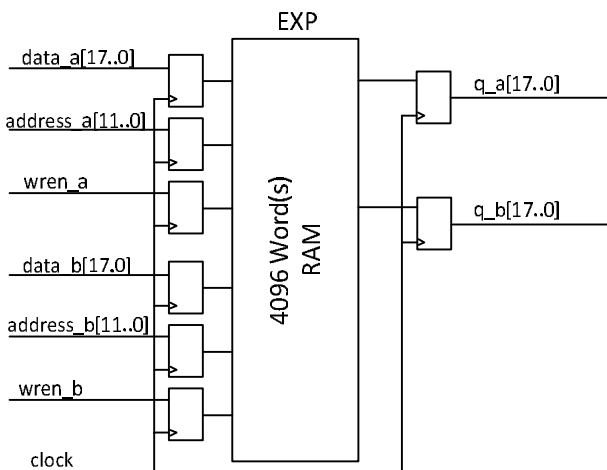


Рисунок 9 – Структурная схема вычислителя экспоненты на основе использования блочной памяти

В приведенном фрагменте программы использованы следующие обозначения: *c* – вход синхронизации, *neur_one_sum*, *neur_two_sum* – выходы суммирующих устройств нейронов, *neur_one_out*, *neur_two_out* – выходы активационных функций нейронов.

Такой модуль может быть использован для вычисления значений активационных функций двух нейронов сети одновременно.

Заключение. Обоснована необходимость применения радиально-базисных нейронных сетей для построения преобразователей частотно-временных параметров сигналов в код двух переменных.

Предложена структура преобразователя частотно-временных параметров сигналов в цифровой код двух переменных на основе радиально-базисной нейросети. Предложена декомпозиция преобразователя на две компоненты, в которой второй компонентой является радиально-базисная сеть.

Проведен анализ погрешности нейросетевого преобразователя частоты в код двух переменных на основе радиально-базисной сети.

Проведен анализ вариантов реализации радиально-базисных активационных функций на программируемых логических интегральных схемах. Предложенная структура преобразователя частоты в позиционный код двух переменных реализована на языке описания аппаратуры VHDL, осуществлено ее функциональное моделирование.

Предложенная структура преобразователя частотно-временных параметров сигналов в цифровой код двух переменных позволит понизить погрешность преобразования, а также сократить сроки проектирования подобных устройств.

Работа выполнена при финансовой поддержке Министерства образования и науки РФ. Государственное задание № 2014/178.

Библиографический список

1. Галушкин А.И. Нейронные сети: основы теории. – М.: Горячая линия – Телеком, 2010. – 496 с.
2. Локтюхин В.Н., Челебаев С.В. Нейросетевые преобразователи импульсно-аналоговой информации: организация, синтез, реализация / под общ. ред. А.И. Галушкина. – М.: Горячая линия – Телеком, 2008. 144 с.
3. David W. Tank, John J. Hopfield. Simple "neural" optimization networks: an A/D converter, signal decision circuit and a linear programming circuit // IEEE Circuit and Systems, vol. CAS-33, May 1986, p. 533-541.
4. Bang W. Lee, Bing J. Shen. Design of a neural-based A/D converter using modified Hopfield Network // IEEE Solid-State Circuits, vol. SC-24, Aug. 1989, p. 1120-1135.
5. Avitabile G., Forti M., Manetti S., Marini M. On a class of nonsymmetrical neural networks with application to ADC // IEEE Circuit and Systems, vol. CAS-38, Feb 1991, p. 202-209.
6. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Нейросетевые аналого-цифровые преобразователи / под общ. ред. А.И. Галушкина. – М.: Горячая линия – Телеком, 2010. – 128 с.
7. Болтунов Е.В. Нейросетевой метод расширения динамического диапазона АЦП в системах контроля технического состояния машинного оборудования // Народное хозяйство. Вопросы инновационного развития. 2012. № 5. С. 54-62.
8. Ясницкий Л.Н. Введение в искусственный интеллект: учеб. пособие для студ. высш. учеб. заведений. – М.: Издательский центр "Академия", 2005. – 176 с.
9. Chelebaev S.V., Chelebaeva Y.A. Two variables time-and-frequency signal parameters in a digital code neural network converters synthesis procedure on the perceptrons basis // 3rd Mediterranean conference on embedded computing (MECO). Budva, Montenegro. 2014. p. 140-143.
10. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Алгоритмы настройки перцептронных сетей на преобразование частотно-временных параметров сигналов в код // Вестник Рязанского государственного радиотехнического университета. 2009. № 30. С. 27-35.