

УДК 621.382

ИССЛЕДОВАНИЕ МЕДЛЕННЫХ ЛОВУШЕК В ПОДЗАТВОРНОМ ДИЭЛЕКТРИКЕ ПОЛЕВОГО ТРАНЗИСТОРА С ПОМОЩЬЮ ПОСЛЕДОВАТЕЛЬНОГО ИЗМЕРЕНИЯ ПРОХОДНЫХ ХАРАКТЕРИСТИК

В. Е. Драч, к.т.н., доцент кафедры ЭИУ1-КФ КФ МГТУ им. Н.Э.Баумана; drach@bmstu-kaluga.ru

Измерение проходных характеристик полевого транзистора (I_D-V_G) можно проводить неоднократно, однако все кривые будут идентичны. Если полевой транзистор подвергается стрессу (например, инжекция по Фаулеру–Нордгейму), а затем проходит стадию разрядки, дальнейшие измерения I_D-V_G приведут к получению набора отличающихся кривых – иными словами, наблюдается «сдвиг» характеристик I_D-V_G . Для изучения сдвига кривых I_D-V_G , полученных в результате последовательных измерений, разработана специальная методика, включающая фазу разрядки и фазу измерений. Для количественного описания явления предлагается использовать две характеристики: разность $\Delta I_{D,IVH}$ между двумя последовательно снятыми кривыми I_D-V_G и разность $\Delta V_{th,IVH}$ пороговых напряжений, определенных по результатам двух последовательно проведенных измерений.

В данной статье детально изучаются явление сдвига проходных характеристик и медленные приграничные ловушки, включая физическую природу явления, характеристики и процесс зарядки медленных приграничных ловушек, влияющие факторы и параметры. Обсуждается возможность использования данного явления в качестве удобного средства для изучения медленных приграничных ловушек и показателя деградации.

Ключевые слова: подзатворный диэлектрик, МДП-структура, полевой транзистор, проходная характеристика, ловушки, зарядка, разрядка.

DOI: 10.21667/1995-4565-2016-56-2-183-188

Введение

В течение последних десятилетий исследователи неоднократно наблюдали различные переходные явления в приборах со структурой металл-диэлектрик-полупроводник (МДП), которые, как правило, объяснялись зарядкой и/или разрядкой приграничных ловушек, расположенных вблизи поверхности раздела Si/SiO₂. Они наблюдались при следующих измерительных процедурах: высокочастотный вольт-фарадный гистерезис [1], нестационарная спектроскопия глубоких уровней (Deep Level Transient Spectroscopy – DLTS) [2], токовые всплески в МОП-конденсаторах [3], зарядовая накачка с переменной частотой [4, 5], различные токовые переходные процессы [6] и т.д. Подобные наблюдения используются для изучения природы приграничных ловушек и расчета их эффективной плотности.

Целью данной работы является детальное изучение явления сдвига проходных характеристик полевого транзистора (I_D-V_G) при выполнении нескольких последовательных измерений I_D-V_G на свежем образце, а также после стресса и

стадии разрядки, а также исследование медленных приграничных ловушек, включая физическую природу сдвига проходных характеристик, характеристики и процесс зарядки медленных приграничных ловушек, влияющие факторы и параметры. Кроме того, обсуждается возможность использования указанного сдвига проходных характеристик в качестве удобного средства для изучения медленных приграничных ловушек и показателя деградации. Данная статья является развитием научно-исследовательской работы, результаты которой были опубликованы в [7].

Измерительная установка и экспериментальные образцы

Полный комплект измерительного оборудования состоит из персонального компьютера, прецизионного анализатора параметров полупроводников HP4156A (фирма Agilent), контроллера температуры К-20 (фирма MMR Technologies), исследовательской станции производства MMR Technologies, оснащённой форвакуумным насосом. Все измерения и процессы нагрузки постоянным смещением в данном проекте выполнялись на базе HP4156A. Тестовый

образец устанавливался на измерительную станцию, температура которой контролировалась с помощью MMR K-20. Во избежание утечки тока, для соединения исследовательской станции и HP4156A были применены кабели с двойным экранированием, а давление в тестовой камере поддерживалось не выше 1 Па. Взаимодействие всех измерительных приборов комплекса происходит по интерфейсной шине IEEE 488 GPIB.

Методика проведения эксперимента на аналогичном оборудовании подробно описана в [7].

В качестве тестовых образцов применялись п-канальные полевые транзисторы, изготовленные на полупроводниковой фабрике Chartered Semiconductors, расположенной в Сингапуре, на основе коммерческого технологического процесса КМОП с двухканальной LDD-структурой (Lightly Doped Drain – слаболегированный сток) по технологическим нормам 0,25 мкм. Толщина термического окисла составляла 60 Å, ширина канала – 50 мкм, длины каналов – от 0,2 мкм до 1,0 мкм. Затворный электрод был сформирован с использованием поликремниевых слоев толщиной 1000 Å. Отжиги после окисления и после металлизации не выполнялись. Для всех образцов средняя концентрация примеси составляла $1,13 \cdot 10^{17} \text{ см}^{-3}$. Для каждого из транзисторов были сформированы индивидуальные контактные площадки.

Во всех экспериментах использовались транзисторы с отношением ширины затвора к длине затвора $W/L = 50 \text{ мкм} / 0,35 \text{ мкм}$. Стресс постоянным напряжением проводился на образцах с отношением ширины затвора к длине затвора $W/L = 50 \text{ мкм} / 0,6 \text{ мкм}$.

Стрессовые режимы выбирались таким образом, чтобы, с одной стороны, они были технически реализуемы, а с другой – чтобы они не вносили необратимых изменений в диэлектрик тестового образца во время измерения.

Обсуждение

Природа и значимость вольт-амперного гистерезиса на данный момент описаны [7], поэтому актуальным является вопрос о протекании процесса заряда медленных приграничных ловушек. Независимые исследователи сообщали о том, что процесс заряда ловушек в окисле (медленных приграничных ловушек), а точнее, параметры, связанные с зарядкой медленных приграничных ловушек (например, изменение напряжения середины зоны ΔV_{mg}), имеют примерно логарифмическую зависимость от времени заряда [1, 8]. Несмотря на некоторые разногласия, многие ученые объясняли этот процесс прямым туннелированием между медленными пригра-

ничными ловушками и поверхностью раздела Si-SiO₂ [8]. Модель фронта туннелирования удачно описывает этот процесс [9].

Изначально вопрос ставился следующим образом: за какое время заряд туннелирует на конечное расстояние при заданной величине потенциального барьера? Ответ на данный вопрос важен в том случае, если подзатворный диэлектрик прибора имеет толщину порядка нескольких нанометров. Технически данный вопрос имеет высокую степень неопределенности [10]. Однако можно воспользоваться вероятностью туннелирования для вычисления скорости заполнения ловушек (до некоторой плотности), расположенных в объеме оксида, согласно модели туннелирующего фронта [11]. Предполагается, что все ловушки пустые в начальный момент времени. С течением времени ловушки начинают заполняться, причем первыми заполняются ловушки, расположенные ближе к поверхности раздела. Ввиду экспоненциальной зависимости вероятности туннелирования на заданное расстояние от расстояния в любой момент времени доля заполненных ловушек как функция расстояния может резко изменяться от «почти заполненные» до «почти пустые» (так называемый фронт). Фронт распространяется в глубину оксида в логарифмической зависимости от времени. Таким образом, время, необходимое для заполнения ловушек на расстоянии x , выражается формулой [12]:

$$t = t_0 e^{2\beta x},$$

где x – расстояние, t_0 – временная константа (обычно принимается равной $6,6 \cdot 10^{-14} \text{ с}$ [12]), а $\beta = 0,572 \text{ Å}^{-1}$ [12].

В результате в модели фронта туннелирования процесс зарядки медленных приграничных ловушек или изменение напряжения середины зоны описывается логарифмическим законом [9]. Если медленные приграничные ловушки имеют равномерный профиль распределения по глубине, то график зарядки от времени будет спрямляться в полулогарифмическом масштабе. Эффект прямого туннелирования имеет ярко выраженную зависимость от смещения, поскольку потенциальный барьер зависит от электрического поля; некоторые авторы говорят о дополнительной зависимости от температуры. Предполагается, что носители, которые заряжают медленные приграничные ловушки, активируются термически. Следовательно, модель фронта туннелирования объясняет большинство физических механизмов, которые связаны с зарядкой медленных приграничных ловушек.

Проведенная экспериментальная работа по-

зволила доказать [7], что сдвиг проходных характеристик подчиняется грубой логарифмической зависимости от времени (рисунок 1). Экспериментальным данным, изображенным на рисунке 1, соответствуют следующие условия эксперимента: стресс по Фаулеру–Нордгейму, нагрузка постоянным напряжением при $E=16$ МВ/см в течение 500 с; напряжения на электродах $V_D=0,1$ В и $V_{sub}=0,1$ В.

Выраженная логарифмическая зависимость указывает на наличие процесса прямого туннелирования. Отклонения результатов измерений от строгой прямолинейной зависимости можно объяснить утечкой захваченного заряда в течение измерений I_D-V_G .

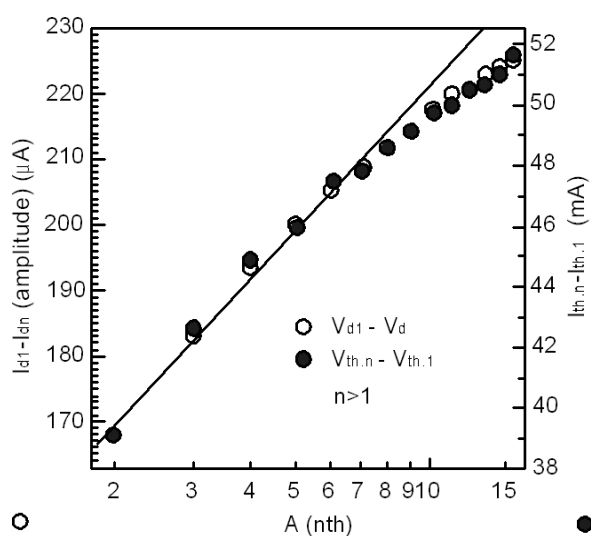


Рисунок 1 – Разницы (сдвиг) по току между первым и текущим измерением I_D-V_G (полые значки) $\Delta I_{D,IVH}$, а также разницы пороговых напряжений для первого и текущего измерения I_D-V_G (закрашенные значки) $\Delta V_{th,IVH}$ в зависимости от порядкового номера развёртки A

Более точную зависимость между сдвигом последовательно измеренных кривых I_D-V_G и временем зарядки можно получить путем преднамеренной корректировки интервала между последовательными развёртками I_D-V_G , поддерживая смещение экспериментального образца в режим инверсии в течение различных временных интервалов. Чем больше время смещения между последовательными развёртками I_D-V_G , тем очевиднее сдвиг графиков I_D-V_G (рисунок 2).

Для рисунка 2 длительность временного интервала (время зарядки) выступает в качестве параметра, охвачен диапазон от 0 до 100 000 секунд.

В полулогарифмическом масштабе зависимость амплитуды $\Delta I_{D,IVH}$ и напряжения $\Delta V_{th,IVH}$ от длительности интервала (от времени зарядки) в высокой степени линейная (рисунок 3).

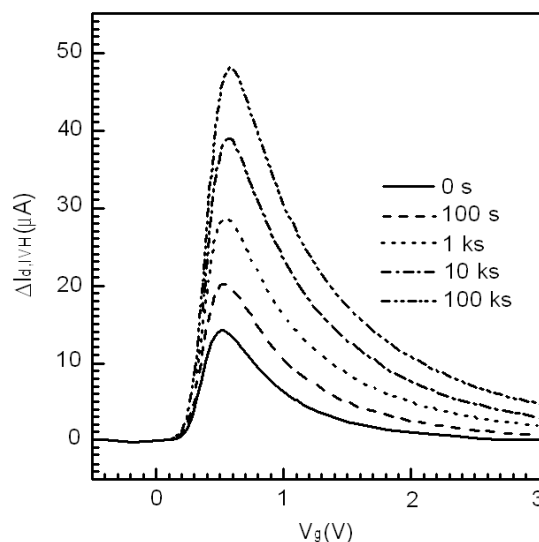


Рисунок 2 – Графики смещения $\Delta I_{D,IVH}$ при различных длительностях смещения между двумя последовательными измерениями I_D-V_G ; приложенное к затвору напряжение смещения равнялось $V_G=3$ В

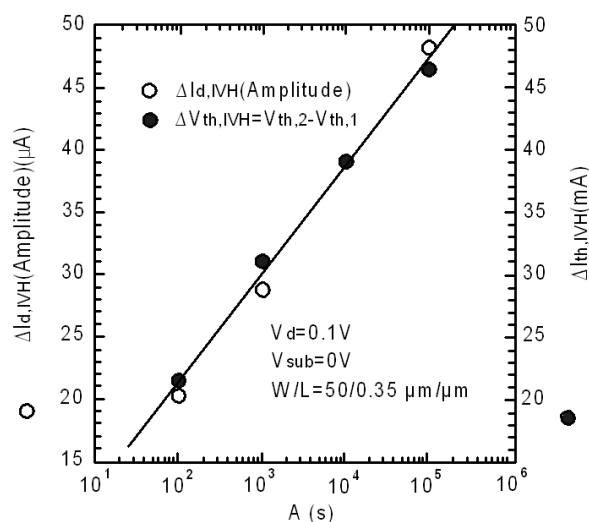


Рисунок 3 – Зависимости пиков амплитуды $\Delta I_{D,IVH}$ (полые значки) и порогового напряжения (закрашенные значки) от временного интервала смещения A в полулогарифмическом масштабе

Полученные результаты легко объяснить, опираясь на модель фронта туннелирования. Чем больше время зарядки (временной интервал смещения) тем более глубокие (медленные) приграничные ловушки будут вовлечены в процесс зарядки, что даёт больший сдвиг графика I_D-V_G , полученного при повторном измерении, вдоль оси V_G . Причиной является тот факт, что чем больше время зарядки, тем глубже в оксид продвинется фронт туннелирования, а более медленные приграничные ловушки будут заряжены неосновными носителями заряда. С одной стороны, логарифмическая зависимость между величиной сдвига I_D-V_G и временем зарядки (и временными интервалами смещения) показыва-

ет, что процесс зарядки является процессом прямого туннелирования, а с другой – даёт косвенные доказательства влияния медленных приграничных ловушек на сдвиг I_D-V_G [1].

Полярность электрического поля оказывает сильное влияние на зависимость сдвига кривой I_D-V_G от временного интервала смещения (времени зарядки). Когда тестовый образец находится в режиме аккумуляции ($V_G = -3V$) в течение времени между двумя последовательными измерениями I_D-V_G , сдвиг кривой I_D-V_G проходит монотонно, убывая даже до отрицательных значений в зависимости от временного интервала смещения (рисунок 4).

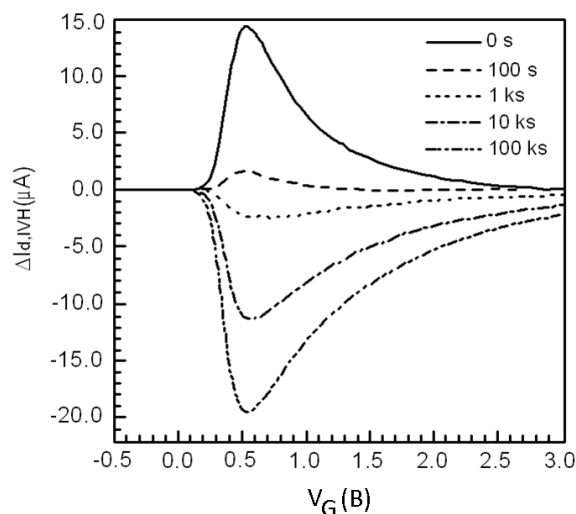


Рисунок 4 – Графики смещения $\Delta I_{d,IVH}$ при различных временных интервалах, во время которых на затворе поддерживалось $V_G = -3V$

Данные наблюдения показывают, что при соответствующих условиях смещения неосновные носители заряда высвобождаются из медленных приграничных ловушек, оказывая влияние на сдвиг кривой I_D-V_G при втором измерении вдоль оси V_G (в направлении отрицательных значений). Интересно отметить, что при таких условиях смещения всё ещё наблюдается логарифмическая зависимость сдвига I_D-V_G от временного интервала, как показано на рисунке 5, который показывает, что обратный процесс (высвобождение ловушек) также является процессом прямого туннелирования.

Экспериментальным данным, изображенным на рисунках 2–5, соответствуют следующие условия эксперимента: стресс по Фаулеру–Нордгейму, нагрузка постоянным током при $J_G = 5,71 \text{ мА/см}^2$ в течение 10 000 с; напряжения на электродах $V_D = 0,1 \text{ В}$ и $V_{sub} = 0 \text{ В}$.

Как следует из экспериментальных данных и обсуждения, зарядка и разрядка ловушек протекают в соответствии с процессом прямого туннелирования.

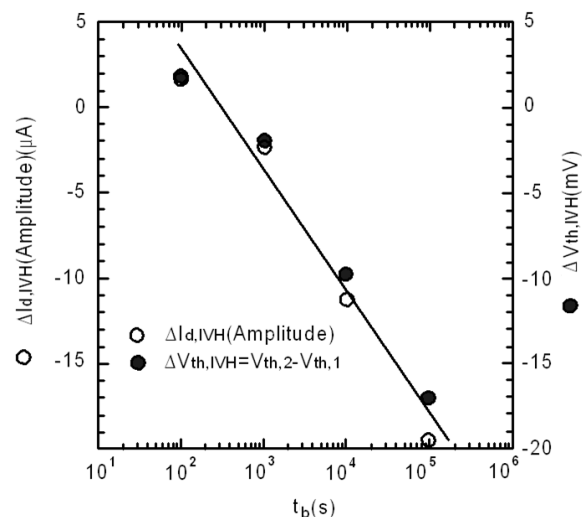


Рисунок 5 – Зависимости пиков амплитуды $\Delta I_{d,IVH}$ (полые значки) и порогового напряжения $\Delta V_{th,IVH}$ (закрашенные значки) от длительности смещения t_b

Заключение

Наблюдаемое явление сдвига кривых I_D-V_G при последовательных измерениях детально изучено на базе выполненных экспериментов с МДП-транзисторами. Применялась специально разработанная методика, которая включает в себя две фазы: фаза разрядки и фаза измерения I_D-V_G . Рассмотрено происхождение и физическая природа сдвига кривых I_D-V_G , очевидно, что явление связано с медленными приграничными ловушками. Характеристика времени зарядки указывает на то, что процесс зарядки есть процесс прямого туннелирования и сильно зависит от смещения.

Необходимо отметить физическую значимость сдвига кривых I_D-V_G и физическую значимость их пика. Положение пика может соответствовать начальной точке, в которой захват заряда медленными приграничными ловушками начинает существенно влиять на характеристику тока стока (медленные приграничные ловушки должны быть в основном заполнены неосновными носителями). Амплитуда сдвига кривых I_D-V_G может дать информацию о количестве заряженных медленных ловушек. Таким образом, можно заключить, что наблюдение сдвига кривых I_D-V_G , а также разности пороговых напряжений $\Delta V_{th,IVH}$ [13] является простым и удобным инструментом изучения медленных приграничных ловушек и может быть показателем деградационных процессов.

Некоторые факторы могут повлиять на величину сдвига кривых I_D-V_G (как на положение максимума, так и на амплитуду). К ним относятся: геометрия канала, скорость развертки I_D-V_G во время измерений, полярность стресса, состоя-

ния на поверхности раздела, напряжение и длительность разрядки и другие.

Библиографический список

1. Fleetwood D. M., Shaneyfelt M. R., Warren W. L., Schwank J. R., Meisenheimer T. L., Winokur P. S. Border traps: issues for MOS radiation response and long-term reliability // Microelectronics Reliability. 1995. V. 35. No. 3. P. 403-428.
2. Bauza D. Detection of slow traps in the oxide of MOS transistors by a new current DLTS technique // Electronics Letters. 1994. V. 30. No. 6. P. 484-485.
3. Ling C. H., Ah L. K., Yeow Y. T. Observation of current spikes in thin oxide MOS capacitor // Electronics Letters. 1994. V. 30. No. 24. P. 2077-2078.
4. Paulsen R. E., White M. H. Theory and application of charge pumping for the characterization of Si-SiO₂ interface and near-interface oxide traps // IEEE Transactions on Electron Devices. 1994. V. 41. No. 7. P. 1213-1216.
5. Maneglia Y., Bauza D. Extraction of slow oxide trap concentration profiles in metal-oxide-semiconductor transistors using the charge pumping method // Journal of Applied Physics. 1996. V. 79. No. 8. P. 4187-4192.
6. Wang T., Chiang L. P., Zous N. K., Chang T. E., Huang C. Characterization of various stress-induced oxide traps in MOSFET's by using a subthreshold transient current technique // IEEE Transactions on Electron Devices. 1998. V. 45. No. 8. P. 1791-1796.
7. Драч В. Е., Родионов А. В. Метод анализа деградации подзатворного диэлектрика быстродействующего полевого транзистора // Электромагнитные волны и электронные системы. 2014. Т. 19. № 10. С. 79-84.
8. Savic Z., Radjenovic B., Pejovic M., Stojadinovic N. The contribution of border traps to the threshold voltage shift in pMOS dosimetric transistors. IEEE Transactions on Nuclear Science. 1995. V. 42. No. 4. P. 1445-1454.
9. McLean F. B. A direct tunnelling model of charge transfer at the insulator-semiconductor interface in MIS devices. U.S. Government Report, 1976.
10. Landauer R., Martin Th. Barrier interaction time in tunneling // Review of Modern Physics. 1994. V. 66. No. 1. P. 217-228.
11. Heiman F. P., Warfield G. The effects of oxide traps on the MOS capacitance // IEEE Transactions on Electron Devices. 1965. V. 12. No. 4. P. 167-178.
12. Cheung K. P., Suehle J. S. The challenge of measuring defects in nanoscale dielectrics // ECS Transactions. 2008. V. 13. No. 2. P. 123-128.
13. Драч В. Е., Смирнова О. М., Чухраев И. В. Генерация заряда в транзисторах с наноразмерным диэлектриком // Вопросы радиоэлектроники. 2012. Т. 1. № 3. С. 115-122.

UDC 621.382

DETAILED STUDY OF SLOW TRAPS IN GATE DIELECTRIC OF MOSFET USING CONSECUTIVE MEASUREMENTS OF TRANSIENT RESPONSE

V. E. Drach, PhD (technical sciences), assistant professor, Bauman MSTU (Kaluga branch), Kaluga; drach@bmstu-kaluga.ru

For a MOSFET, the measurement of I_D - V_G curves can be performed repeatedly, but all the curves will be identical. But if a MOSFET was stressed (for example, by Fowler-Nordheim injection), and then had a discharge phase, further measurements will yield different sets of curves - in other words, there is a "shift" of the I_D - V_G characteristics. To study the I_D - V_G shift, a special measurement procedure was developed, which constituted two phases, namely, the discharge process phase and I_D - V_G measurement phase. The I_D - V_G shift is observed in a set of two consecutively measured forward-mode I_D - V_G curves. Two characteristics are used to characterize the above phenomenon, namely, the difference $\Delta I_{D,IVH}$ between the two consecutively measured I_D - V_G curves and the threshold voltage difference $\Delta V_{th,IVH}$ between the two consecutively measured I_D - V_G curves.

In this paper, the I_D - V_G hysteresis and the slow border traps are systematically studied, including the origin of the phenomenon, the physical nature and significance of the phenomenon, the charging characteristics and process of the slow border traps, influencing factors, and the parameters used to characterize the phenomenon. The possibility to use the phenomenon as a convenient tool to study the slow border traps and a degradation monitor is discussed.

Key words: gate dielectric, MOS structure, MOSFET, I_D - V_G , traps, charging, discharging.

DOI: 10.21667/1995-4565-2016-56-2-183-188

References

1. Fleetwood D. M., Shaneyfelt M. R., Warren W. L., Schwank J. R., Meisenheimer T. L., Winokur P. S. Border traps: issues for MOS radiation response and long-term reliability. *Microelectronics Reliability*. 1995. Vol. 35. No. 3. Pp. 403-428.
2. Bauza D. Detection of slow traps in the oxide of MOS transistors by a new current DLTS technique. *Electronics Letters*. 1994. Vol. 30. No. 6. Pp. 484-485.
3. Ling C. H., Ah L. K., Yeow Y. T. Observation of current spikes in thin oxide MOS capacitor. *Electronics Letters*. 1994. Vol. 30. No. 24. Pp. 2077-2078.
4. Paulsen R. E., White M. H. Theory and application of charge pumping for the characterization of Si-SiO₂ interface and near-interface oxide traps. *IEEE Transactions on Electron Devices*. 1994. Vol. 41. No. 7. Pp. 1213-1216.
5. Maneglia Y., Bauza D. Extraction of slow oxide trap concentration profiles in metal-oxide-semiconductor transistors using the charge pumping method. *Journal of Applied Physics*. 1996. Vol. 79. No. 8. Pp. 4187-4192.
6. Wang T., Chiang L. P., Zous N. K., Chang T. E., Huang C. Characterization of various stress-induced oxide traps in MOSFET's by using a subthreshold transient current technique. *IEEE Transactions on Electron Devices*. 1998. Vol. 45. No. 8. Pp. 1791-1796.
7. Drach V. E., Rodionov A. V. Metod analiza degradatsii podatvornogo dielektrika bistrodejstvuyushchego polevogo tranzistora. *Elektromagnitnye volny i elektronnye sistemy*. 2014, vol. 19, no. 10, pp. 79-84 (in Russian).
8. Savic Z., Radjenovic B., Pejovic M., Stojadinovic N. The contribution of border traps to the threshold voltage shift in pMOS dosimetric transistors. *IEEE Transactions on Nuclear Science*. 1995. Vol. 42. No. 4. Pp. 1445-1454.
9. McLean F. B. A direct tunnelling model of charge transfer at the insulator-semiconductor interface in MIS devices. U.S. Government Report, 1976.
10. Landauer R., Martin Th. Barrier interaction time in tunneling. *Review of Modern Physics*. 1994. Vol. 66. No. 1. Pp. 217-228.
11. Heiman F. P., Warfield G. The effects of oxide traps on the MOS capacitance. *IEEE Transactions on Electron Devices*. 1965. Vol. 12. No. 4. Pp. 167-178.
12. Cheung K. P., Suehle J. S. The challenge of measuring defects in nanoscale dielectrics. *ECS Transactions*. 2008. Vol. 13. No. 2. Pp. 123-128.
13. Drach V. E., Smirnova O. M., Chukhraev I. V. Generatsiya zaryada v tranzistorah s nanorazmernym dielektrikom. *Voprosy radioelektroniki*. 2012, vol. 1, no. 3, pp. 115-122 (in Russian).