

ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА, ИНФОРМАЦИОННЫЕ СИСТЕМЫ И ТЕХНОЛОГИИ

УДК 681.325.5

МНОГОУРОВНЕВЫЙ НЕЙРОСЕТЕВОЙ ПОДХОД К СИНТЕЗУ СТРУКТУР ФУНКЦИОНАЛЬНЫХ ПРЕОБРАЗОВАТЕЛЕЙ ИНФОРМАЦИИ

А. В. Антоненко, к.т.н., доцент кафедры АСУ РГРТУ; dervy@mail.ru

С. В. Челебаев, к.т.н., доцент кафедры АСУ РГРТУ; sergeychelr@yandex.ru

Ю. А. Челебаева, магистрант, инженер кафедры МНЭЛ РГРТУ, chel-juliya@yandex.ru

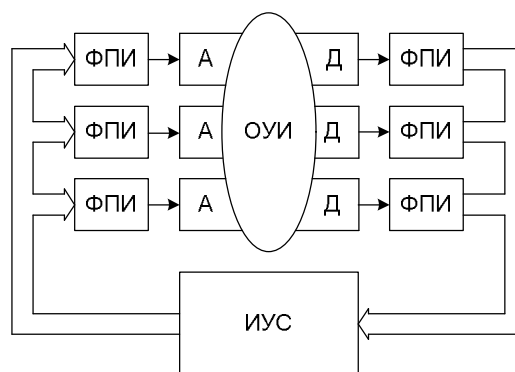
Рассматривается синтез структур функциональных преобразователей формы информации как составляющей информационной измерительно-управляющей системы. **Целью работы** является рассмотрение процесса и этапов синтеза структур функциональных преобразователей с использованием многоуровневого нейросетевого описания от постановки задачи к конечной реализации на языке описания аппаратуры VHDL. При этом функциональный преобразователь представляется в виде цельного нейросетевого устройства. На этапе постановки задачи задаются исходные данные в виде характеристики преобразования, критериев оптимизации структуры конечного устройства. В ходе синтеза устройства рассматривается на трех уровнях нейросетевого описания: уровень математической модели нейросети, уровень нейронов-преобразователей, уровень типовых нейросетевых операций. Приведен пример синтеза нелинейного преобразователя временного интервала в цифровой код, в котором показана последовательность действий согласно уровню математической модели нейросети и уровню нейронов-преобразователей. Построены зависимости относительной погрешности преобразования от количества весовых коэффициентов сети.

Ключевые слова: синтез, система, функциональный преобразователь, нейронная сеть, нейро-узел, функция активации, временной интервал, цифровой код.

DOI: 10.21667/1995-4565-2016-57-3-48-55

Введение

При построении информационных измерительно-управляющих систем (ИИУС) широко применяются датчики и исполнительные агрегаты. В большинстве случаев они обладают нелинейными характеристиками преобразования параметров информационных сигналов и управляющих воздействий. При решении задачи согласования характеристик используются устройства функционального (интеллектуального) преобразования формы информации [1]. Применение функциональных преобразователей информации (ФПИ) позволяет расширить перечень возможностей системы для гибкой адаптации к изменяющимся условиям эксплуатации. В составе ИИУС функциональные преобразователи выступают в качестве ее компонентов (рисунок 1).



ОУИ – объект управления и исследования;
ИИУС – измерительно-управляющая система; А – агрегат;
Д – датчик

Рисунок 1 – ФПИ в составе ИИУС

Гибридная (аналого-цифровая) природа и многообразие форм представления информации требует применения широкого перечня типовых

элементной базы. Это указывает на необходимость рассмотрения структуры нейросетевого преобразователя на нескольких уровнях описания образующих иерархию моделей и структур компонентов. В этом случае синтез устройства осуществляется согласно нисходящему подходу проектирования с верхних уровней, позволяющих на ранних стадиях абстрагироваться от конкретной элементной базы.

Теоретическая часть

ФПИ как нейросетевой преобразователь

Одной из исходных форм описания ФПИ является представление процесса преобразования и получение структур, его реализующих, в базе нейросетевых операций [2]. Его применение позволяет получить формализованное представление разрабатываемого устройства. В этом случае структура устройства представляется нейросетевым преобразователем с высокой однородностью архитектуры.

Нейросетевые преобразователи являются примером специализированного вычислительного устройства. Структура такого устройства может рассчитываться аналитически, а не строиться эмпирически исходя из неких субъективных представлений о задачах и элементной базы [2].

Три уровня описания структуры нейросетевого преобразователя

Предложенные [3] три уровня описания нейросетевых преобразователей соответствуют уровням абстрагирования модели устройства.

1. На основе операций математических (формальных) нейронов и оперирования переменными, принятыми для данного вида нейронов (математический уровень).

2. На основе операций нейронов-преобразователей (крупнозернистый уровень описания) с применением основных структурных единиц данных в виде кодов (слов) и потоков единичных битов.

Под нейронами-преобразователями (НП) понимаются математические нейроны с гибридной формой представления информации. НП совмещают процесс преобразования формы информации с выполнением нейросетевых операций [4].

3. На основе типичных нейросетевых операций (мелкозернистый уровень) над битами слов и потоками единичных импульсов.

Каждый из применяемых уровней стратифицированного описания структуры нейросетевого преобразователя характеризуется следующими свойствами:

– степенью детализации формы представления переменных и вида компонентов его структуры;

– составом компонентов (элементов и связей), образующих структуру устройства;

– уровнем детализации связей и информационных потоков между элементами структуры;

– соответствующими для каждого уровня процедурами синтеза ФПИ.

Следует отметить, что результатом процедуры на любом из уровней является получение определенной модели структуры синтезируемого преобразователя, а также к физической или программной реализации устройства. Модель структуры преобразователя служит основой для перехода на следующий уровень описания разрабатываемого устройства. Полученная модель структуры на 1-м уровне может быть использована для программной эмуляции ИНС-преобразователя. Второй уровень описания ориентирован на аппаратную реализацию синтезируемой структуры устройства на базе типовых операционных узлов вычислительной техники, а третий – на основе логических (булевых) элементов.

Постановка задачи синтеза устройства функционального преобразования формы информации

Задача синтеза устройства функционального преобразования формы информации формулируется из необходимости получения структуры ФПИ (рисунок 2). ФПИ осуществляет преобразование входной величины x_1 (x_1^*) в выходную величину y (y^*), представленные аналоговыми (напряжение U , ток I), частотно-временными и цифровыми формами представления информации (обозначение « $*$ » указывает на цифровую форму представления информации). Величина x_0 задает масштаб преобразования. Коэффициенты $N_w[i]$ задают характеристику преобразования ФПИ.

Далее принята следующая наиболее типичная постановка задачи построения ПФИ. Необходимо создать нейросетевую структуру преобразователя $x \rightarrow y^*$ при выполнении ограничений на допустимую погрешность $\delta_{np_дон}$ и заданное время $T_{np_дон}$ преобразования: $\delta_{np} \leq \delta_{np_дон}$ и $T_{np} \leq T_{np_дон}$, обеспечив оптимизацию структуры преобразователя по заданному критерию оптимизации.

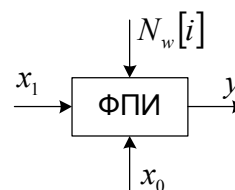


Рисунок 2 – ФПИ как цельное нейросетевое устройство

В качестве примера рассматривается задача нелинейного преобразования длительности временного интервала $x_1 = \tau$ в цифровой код $y^* = N_y$. Масштаб преобразования задается периодом $x_0 = T_0$ тактовой частоты $f_0 = 1/T_0$.

Исходные данные для синтеза

Для получения структуры ИНС-преобразователя следует определить:

- тип операции (преобразования), выполняемой преобразователем: таковой может быть линейное или функциональное аналого-цифровое (или цифро-аналоговое) преобразование, линеаризация характеристики датчика, коррекция некоторых составляющих погрешностей первичного преобразователя, фильтрация входного сигнала, экстраполяция и интерполяция, совмещаемые с преобразованием формы представления информации, и др. [5];

- способ задания характеристики преобразования (математическим выражением, графически или таблично);

- виды и диапазоны входной x и выходной y переменных;

- ограничения, накладываемые на значения весовых коэффициентов и параметров активационных функций;

- необходимую точность преобразования, выраженную, в частности, значением допустимой погрешности преобразования $\Delta_{пр}$;

- требуемую производительность преобразователя, выраженную, например, временем преобразования $T_{пр}$.

Критерии оптимизации структуры ФПИ

В виду многогранности предъявляемых требований к структуре нейросетевого преобразователя в качестве целевой функции синтеза необходимо использовать многокритериальную оптимизацию. Наиболее существенными параметрами являются аппаратные затраты C , показатели надежности (например, вероятность критического отказа $P_{кр}$) и быстродействие (например, среднее время преобразования $t_{пр}$).

Задание характеристики преобразования

Характеристика преобразования ФПИ может быть получена различными способами: аналитически, задана характеристикой первичного преобразователя или агрегата, получена в результате регрессионного анализа или обработки статистических данных. В большинстве случаев характеристика преобразования $y(x)$ задается табличным (в виде пар значений $C[i]$, $Y[i]$) или графическим способом (рисунок 3).

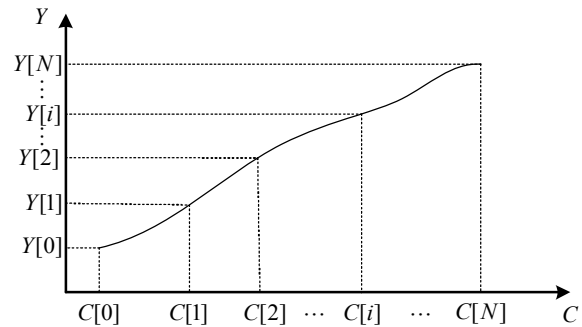


Рисунок 3 – Характеристика преобразования

Уровень математического описания ИНС-преобразователя

На математическом уровне описания решается следующий перечень важных задач для построения ИНС-преобразователя:

- выбор математической модели нейросети;
- задание вида (видов) активационных функций узлов сети;

- обучение или аналитический расчет аппроксимирующих параметров сети на выполнение заданного типа операции.

Широкий перечень характеристик преобразования возможно аппроксимировать двухслойной сетью с одним выходным нейроузлом второго слоя. Выходной нейроузел такой сети имеет линейную активационную функцию. При этом функциональность структуры обеспечивается параметрами весовых коэффициентов и количеством поддерживаемых активационных функций нейроузлов первого слоя сети. На рисунке 4 $W^{(1)}$ и $W^{(2)}$ – матрицы параметров весовых коэффициентов нейроузлов первого и второго слоя.

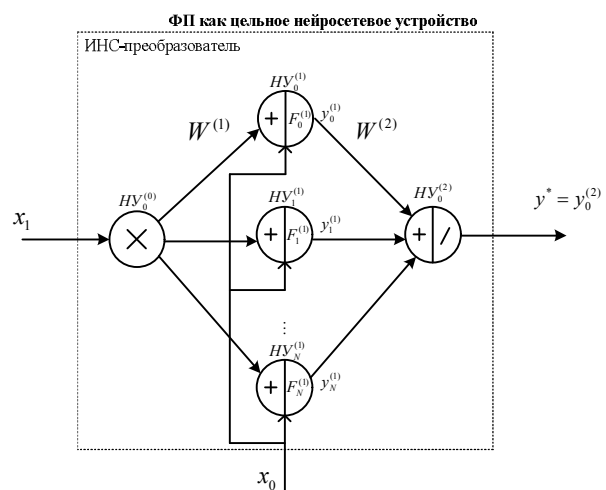


Рисунок 4 – Математическая модель ИНС-преобразователя

Значение выхода ИНС-преобразователя (см. рисунок 4) в этом случае запишется следующим образом:

$$y^* = \sum_{i=0}^n w_i^{(2)} \cdot y_i^{(1)}, \quad (1)$$

где $w_i^{(2)}$ – весовые коэффициенты нейроузлов второго слоя; $y_i^{(1)}$ – выходные значения нейроузлов первого слоя сети.

Вид активационных функций нейроузлов лежит в основе построения ИНС-преобразователя. Рассмотрим две альтернативные функции.

1. Радиально-базисные функции

Радиально-базисные нейроны, как правило, реализуют радиально-базисные функции Гаусса F_{PB} следующего вида [6]:

$$F_{PB}(S) = e^{-\frac{(S-c)^2}{2\sigma^2}}, \quad (2)$$

где c – центр активационной радиально-базисной функции;

σ^2 – параметр гауссовой кривой, называемый шириной окна.

Радиально-базисные функции обладают высокой аппаратной емкостью и широкими функциональными возможностями.

2. Функции первого порядка

Выражение функции первого порядка (рисунок 5) можно записать следующим образом:

$$F_{31}(S) = \begin{cases} (S - C[i-1]) / (C[i] - C[i-1]), & \text{при } S \in [C[i-1]; C[i]]; \\ (C[i+1] - S) / (C[i+1] - C[i]), & \text{при } S \in [C[i]; C[i+1]]; \\ 0, & \text{иначе,} \end{cases} \quad (3)$$

где $C[i]$ – центр активационной функции нейроузла.

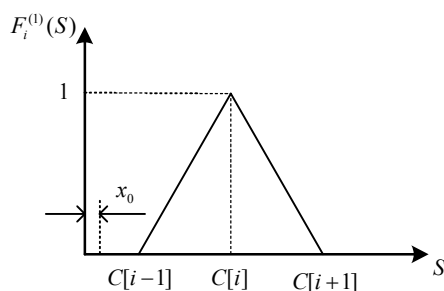


Рисунок 5 – Графический вид функции первого порядка

Функция первого порядка обеспечивает кусочно-линейную аппроксимацию. Выражение (1) с учетом активационной функции нейроузлов первого слоя представится:

$$y^* = \sum_{i=0}^n w_i^{(2)} \cdot F_i^{(1)}(w_i^{(1)} \cdot x_1), \quad (4)$$

где $w_i^{(1)}$ – весовые коэффициенты нейроузлов первого слоя.

Обучение сети может быть осуществлено с помощью универсальных (алгоритм обратного

распространения ошибки и др.) и специализированных алгоритмов. Однако в случае, когда аппроксимирующие коэффициенты поддаются аналитическому расчету, применение обучающих алгоритмов не является целесообразным, поскольку требуют гораздо большего времени для перестройки на новую характеристику преобразования.

Крупнозернистый уровень описания

Крупнозернистый уровень описания опирается на понятия нейрона-преобразователя и нейросекции.

Структура нейросетевого преобразователя отличается высокой степенью однородности составляющих его элементов как по «вертикали» (по слоям), так и по «горизонтали» (или условно – по «нейросекциям»). Вследствие этого, сформировав структурную схему одной секции, можно с учетом ее конфигурации построить схему нейросетевого преобразователя в виде параллельно или последовательно соединенных секций. Каждая из таких секций может интерпретироваться разработчиком как отдельный нейросетевой операционный блок. Нейросекция строится в ходе проектирования нейросетевого преобразователя.

Целью реализации процедур на крупнозернистом уровне описания является получение структурной модели устройства в терминах аналого-цифровой (АЦ) нейросети. АЦ-сеть оперирует разнообразными формами представления физических переменных и использует в качестве элементов сети нейроны-преобразователи (НП). Представление ФПИ в виде АЦ-сети требует применения определенных приемов сопряжения НП в указанной сети в отличие от традиционных (программно-реализуемых) ИНС.

Из всего перечня решаемых на крупнозернистом уровне описания задач рассмотрим следующие две:

- 1) выбор структурно-алгоритмической организации;
- 2) переход от математических переменных к цифроаналоговым эквивалентам.

Выбор структурно-алгоритмической организации

Существует большое многообразие в принципах построения элементарных нейронов-преобразователей и форм представления информации на их входах-выходах. Это приводит к тому, что требуемая для реализации функция преобразования в виде некоторой аппроксимирующей зависимости может породить большое число схем (структур) устройства для ее воспроизведения. Поэтому необходимо выбрать такую структурно-

алгоритмическую организацию устройства, которая исходно predetermined бы направление построения ИНС-преобразователя, приводящее к сокращению возможного числа вариантов его структур, ориентированных на решение одной и той же задачи.

Раскрывая выражение (4) с учетом функции активации (3) на интервале $S \in [C[i-1]; C[i]]$, получаем:

$$y^* = w_{i-1}^{(2)} \cdot F_{i-1}^{(1)}(w_{i-1}^{(1)} \cdot x_1) + w_i^{(2)} \cdot F_i^{(1)}(w_i^{(1)} \cdot x_1). \quad (5)$$

Из выражения (5) видно, что вычисления производятся независимо на каждом подынтервале $S \in [C[i-1]; C[i]]$. Это указывает на целесообразность применения циклического принципа действия структуры нейросетевого преобразователя.

С учетом (3) и приняв $C[i] - C[i-1] = \Delta C = \text{const}$ выражение (5) примет вид:

$$y^* = w_{i-1}^{(2)} \cdot \frac{C[i] - w_{i-1}^{(1)} \cdot x_1}{\Delta C} + w_i^{(2)} \cdot \frac{w_{i-1}^{(1)} \cdot x_1 - C[i]}{\Delta C}. \quad (6)$$

Приняв $w_i^{(2)} = w_{i-1}^{(2)} = 1$, получим:

$$y^* = \frac{w_{i-1}^{(1)} \cdot x_1}{\Delta C} - \frac{w_{i-1}^{(1)} \cdot x_1}{\Delta C}. \quad (7)$$

Переход от математических переменных к цифроаналоговым эквивалентам

При синтезе гибридных (аналого-цифровых) структур на крупнозернистом уровне важным шагом является переход от математических переменных к эквивалентным физическим величинам. Математическими переменными оперируют при описании исходной сети на математическом уровне описания.

В проектируемых импульсно-цифровых ФПИ применяется большое многообразие форм представления физических переменных. В процессе перехода к физическим эквивалентам структура нейросетевого преобразователя представляется в виде АЦ-нейросети.

Для рассматриваемого примера соответствие математических переменных и физических эквивалентов показано в таблице.

Соответствие математических переменных и физических эквивалентов

№	Форма представления	Математическая переменная	Физический эквивалент
1	Временной интервал	ΔC	$2^k T_0 = \frac{2^k}{f_0}$
2	Цифровой код	$w_{li}^{(1)}$	$N_i = Y[i]$
3	Цифровой код	$w_{li-1}^{(1)}$	$N_{i-1} = Y[i-1]$

Продолжение таблицы

4	Временной интервал	x_1	$\tau'_i = \tau_x - C[i-1]$
5	Цифровой код	y^*	N_y

Выполнив замену переменных в выражении (7) в соответствии с таблицей, получим выражение, описывающее функционирование секции (рисунок 6) АЦ-сети:

$$y^* = \frac{N_i}{2^k T_0} \cdot \tau'_i - \frac{N_{i-1}}{2^k T_0} \cdot \tau'_i = \frac{N_i}{2^k} f_0 \cdot \tau'_i - \frac{N_{i-1}}{2^k} f_0 \cdot \tau'_i. \quad (7)$$

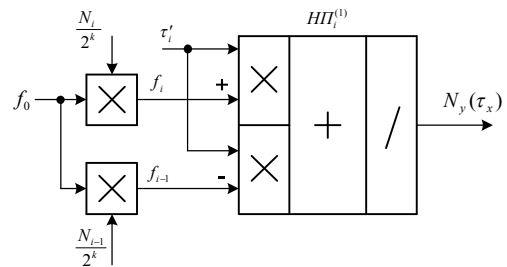


Рисунок 6 – Секция нейросетевого преобразователя «временной интервал – код»

Структура многотактного ИНС-преобразователя «временной интервал-код»

Структура многотактного ИНС-преобразователя включает следующие составляющие: нейросекция (НС) преобразователя, схема управления сетью (СУС) и память сети.

Схема управления сетью (СУС) переключает ПС на формирование i -го набора коэффициентов на i -м такте преобразования. Память сети (ПС) осуществляет хранение значений аппроксимирующих коэффициентов. Их формирование в необходимой форме представления и хранение распределено по слоям нейросекции.

Структура многотактного ИНС-преобразователя для рассматриваемого примера приведена на рисунке 7.

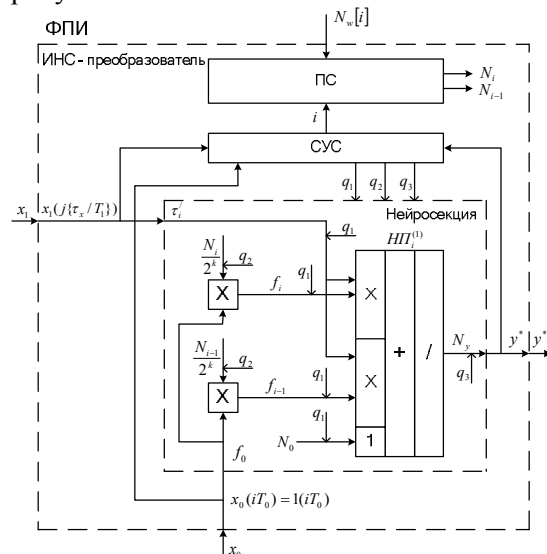


Рисунок 7 – Структура многотактного ИНС-преобразователя «временной интервал – код»

Многотактный ИНС-преобразователь «временной интервал – код» (см. рисунок 7) может находиться в двух состояниях (рисунок 8). Одно состояние является пассивным и в течение него происходит ожидание положительного фронта сигнала $x_1(j\{\tau_x/T_1\})$, с поступлением которого происходит переход во второе активное состояние. В активном состоянии преобразователя производится счет импульсов согласно выражению (7). Обратный переход в пассивное состояние осуществляется по отрицательному фронту сигнала $x_1(j\{\tau_x/T_1\})$.

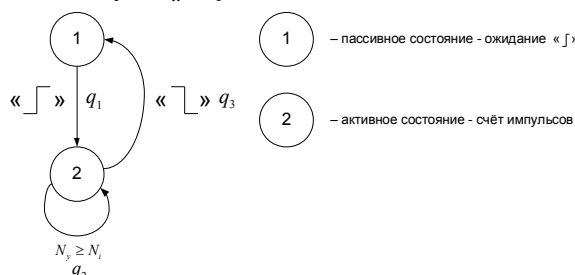


Рисунок 8 – Граф переходов состояний нейросетевого преобразователя «временной интервал – код»

Функционирование многотактного ИНС-преобразователя «временной интервал – код» (см. рисунок 7) в активном состоянии описывается содержательным графом, приведенным на рисунке 9.

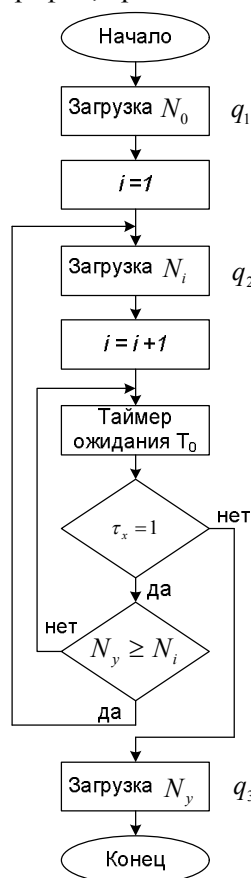


Рисунок 9 – Содержательный граф работы многотактного ИНС-преобразователя «временной интервал – код»

Экспериментальные исследования

Анализ погрешности нейросетевого многотактного преобразователя «временной интервал – код»

Для перехода к аппаратной или программной реализации сети необходимо определить количество весовых коэффициентов $w_i^{(1)}$, используемых для реализации сети. Написана программа на C++ Builder, целью которой является определение погрешности преобразования в зависимости от количества весовых коэффициентов $w_i^{(1)}$ сети. На рисунке 10 показан график зависимости погрешности воспроизведения нелинейной функции $y = \sin\left(\frac{\pi}{2}x\right)$ ($x \in [0; 1]$) от количества n весовых коэффициентов (для 10-разрядного преобразователя «временной интервал – код»).

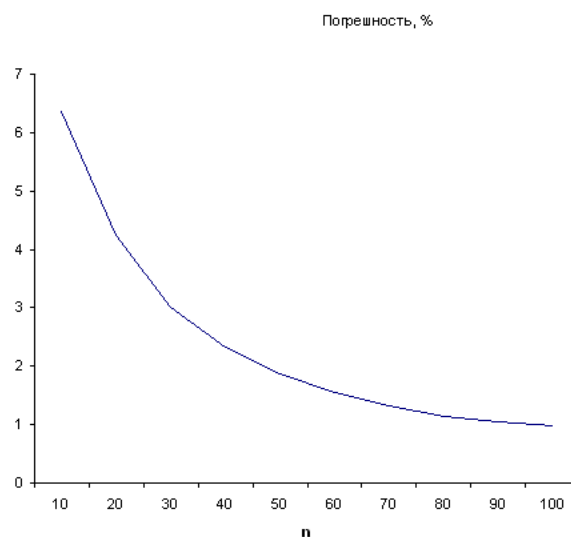


Рисунок 10 – Погрешность воспроизведения нелинейной зависимости $y = \sin(\pi x / 2)$ от количества n весовых коэффициентов (для 10-разрядного преобразователя временного интервала в код)

Реализация нейросекции ИНС-преобразователя «временной интервал-код»

Нейросекция (см. рисунок 6) представлена совокупностью нейрона-преобразователя $НП_i^{(1)}$ и синаптических связей.

Реализация синаптических связей на языке описания аппаратуры VHDL

Синаптические связи, представленной нейросекции (см. рисунок 6), реализуются кодо-частотным умножителем. Описание кодо-частотного умножителя на языке VHDL приняло вид:

```
entity du is
  port (f0 : in std_logic;
        Ni : in std_logic_vector (11 downto 0));
```

```

    fi : out std_logic;
    R : in std_logic
  );
architecture Behav of du is
  signal q, q_t : std_logic_vector(11 downto 0);
  signal fy11, fy10, fy9, fy8, fy7, fy6, fy5, fy4, fy3, fy2, fy1,
  fy0 : std_logic;
begin
  process (f0)
  begin
    if (f0='1' and f0'event) then
      if (R = '1')
        then q <= "000000000000";
            q_t <= "000000000000";
        else q <= q + "000000000001";
            q_t <= q;
        end if;
      end if;
    end process;
    fy11 <= Nx(11) and q(0) and (not q_t(0));
    fy10 <= Nx(10) and q(1) and (not q_t(1));
    fy9 <= Nx(9) and q(2) and (not q_t(2));
    fy8 <= Nx(8) and q(3) and (not q_t(3));
    fy7 <= Nx(7) and q(4) and (not q_t(4));
    fy6 <= Nx(6) and q(5) and (not q_t(5));
    fy5 <= Nx(5) and q(6) and (not q_t(6));
    fy4 <= Nx(4) and q(7) and (not q_t(7));
    fy3 <= Nx(3) and q(8) and (not q_t(8));
    fy2 <= Nx(2) and q(9) and (not q_t(9));
    fy1 <= Nx(1) and q(10) and (not q_t(10));
    fy0 <= Nx(0) and q(11) and (not q_t(11));
    fy <= fy11 or fy10 or fy9 or fy8 or fy7 or fy6 or fy5 or fy4
    or fy3 or fy2 or fy1 or fy0;
  end behav;

```

При описании компоненты введены обозначения: $f0$ – опорная частота преобразования; Ni – входной код; fi – результирующая частота (в виде широтно-импульсной модуляции).

Реализация нейрона-преобразователя на языке описания аппаратуры VHDL

Нейрон-преобразователь (см. рисунок 6) представляется в виде совокупности двух умножителей временного интервала на частоту и двух счетчиков импульсов и вычитателя кодов. Описание нейрона-преобразователя на языке описания аппаратуры VHDL приняло вид:

```

entity neuron is
  port (f0, f1, f2 : in std_logic;
        tau : in std_logic;
        R : in std_logic;
        Ny : out std_logic_vector (11 downto 0)
  );
end neuron;
architecture Behav of neuron is
  signal N1, N2 : std_logic_vector(11 downto 0);
  signal fy1, fy2 : std_logic;
begin
  fy1 <= f1 and tau;
  fy2 <= f2 and tau;

```

```

process (f0)
begin
  if (f0='1' and f0'event) then
    if (R = '1')
      then N1 <= "000000000000";
    else if (f1 = '1')
      then N1 <= N1 + "000000000001";
    end if;
  end if;
end if;
end process;
process (f0)
begin
  if (f0='1' and f0'event) then
    if (R = '1')
      then N2 <= "000000000000";
    else if (f2 = '1')
      then N2 <= N2 + "000000000001";
    end if;
  end if;
end if;
end process;
process(N1, N2)
begin
  Ny <= N1 - N2;
end process;
end behav;

```

Заключение

1. Рассмотрен (предложен) подход к построению функционального преобразователя как компонента информационной измерительно-управляющей системы на основе аппарата искусственных нейронных сетей.

2. Сформулированы критерии разделения иерархии моделей нейросетевых преобразователей по трем уровням их описания.

3. Осуществлена постановка задачи синтеза устройства функционального преобразования формы информации.

4. Предложены процедуры синтеза нейросетевого преобразователя на двух уровнях описания: уровне математического описания, уровне описания нейросекций.

5. Рассмотрен пример синтеза нелинейного преобразователя временного интервала в код для математического и крупнозернистого уровней описания.

6. Предложенная структура нелинейного преобразователя временного интервала в код реализована на языке описания аппаратуры VHDL.

7. Построены зависимости относительной погрешности преобразования от количества весовых коэффициентов сети.

Работа выполнена при поддержке российского фонда фундаментальных исследований (Проект № 16-38-00388 мол.а).

Библиографический список

1. Антоненко А. В., Челебаев С. В. Нейросетевые и нейронечеткие преобразователи информации: структуры и алгоритмы настройки / Рязань: РГРТУ, 2014. — 84 с.

2. Галушкин А. И. Нейронные сети: основы теории / М.: Горячая линия – Телеком, 2010. 496 с.

3. Локтюхин В. Н., Антоненко А. В., Челебаев С. В. Синтез вторичного преобразователя для частотных измерительных приборов на основе нейросетевых технологий / Датчики и системы, № 1(164). 2013. С. 11-16.

4. Локтюхин В. Н., Челебаев С. В., Антоненко А. В. Нейросетевые аналого-цифровые преобразователи / под общей редакцией А.И. Галушкина. М.: Горячая линия–Телеком, 2010. — 128 с.

5. Нейрокомпьютеры в системах обработки сигналов. Кн. 9. Коллективная монография / под. ред. Ю.В. Гуляева и А.И. Галушкина. М.: Радиотехника, 2003. 224 с.

6. Головкин В. А. Нейронные сети: обучение, организация и применение. Кн. 4: Учеб. пособие для вузов. Общая ред. А. И. Галушкина. М.: ИПРЖР, 2001. 256 с.

UDC 681.325.5

MULTI-LEVEL NEURAL NETWORK APPROACH TO STRUCTURES SYNTHESIS OF FUNCTION INFORMATION CONVERTERS

A. V. Antonenko, Ph.D. (technical sciences), associate professor, ASU department, RSREU; dervy@mail.ru

S. V. Chelebaev, Ph.D. (technical sciences), associate professor, ASU department, RSREU; sergeychelr@yandex.ru

Y. A. Chelebaeva, undergraduate, engineer, MNEL department, RSREU; chel-juliya@yandex.ru

Structures synthesis of function converters of information form as a component of information measuring control system is considered. The purpose of operation is reviewing the process and synthesis stages of structures of function converters using multi-level neural network description from a problem definition to finite implementation in hardware description language VHDL. A functional converter is presented in the form of integral neural network device. At the stage of problem definition basic data in the form of characteristic of conversion, criteria of end device structure optimization are set. During the synthesis the device is considered at three levels of neural network description: the level of a mathematical model of neuronet, the level of neurons converters, the level of standard neural network operations. The example of synthesis of non-linear converter of time slot in a digital code is given where the sequence of actions according to the level of a mathematical model of neuronet and the level of neurons converters is shown. Dependences of relative error of conversion on the number of weight coefficients of a network are constructed.

Keyword: synthesis, system, functional converter, neural network, neuron, activation function, time slot, digital code.

DOI: 10.21667/1995-4565-2016-57-3-48-55

References

1. Antonenko A. V., Chelebaev S. V. Neural network and neuroindistinct converters of information: structures and adjustment algorithms / Ryazan: RSREU, 2014. — 84 p.

2. Galushkin A. I. Neural networks: theory bases / Moscow: Goriachaia liniya – Telecom, 2010. 496 p.

3. Loktiukhin V. N., Antonenko A. V., Chelebaev S. V. Synthesis of the secondary converter for the frequency measuring instruments on the basis of neural network technologies / Sensors and systems, no. 1(164). 2013. pp. 11-16.

4. Loktiukhin V. N., Chelebaev S. V., Antonenko A. V. Neural network analog-to-digital converters / general edition of A. I. Galushkin. Moscow: Goriachaya liniya – Telecom, 2010. — 128 p.

5. Neurocomputers in processing systems of signals. Book 9. Collective monograph / under the editorship of Yu. V. Gulyaev and A. I. Galushkin. Moscow: Radio-technics, 2003. 224 p.

6. Golovko V.A. Neural networks: training, organization and application. Book 4. General edition of A. I. Galushkin. Moscow.: IPRZhR, 2001. 256 p.